

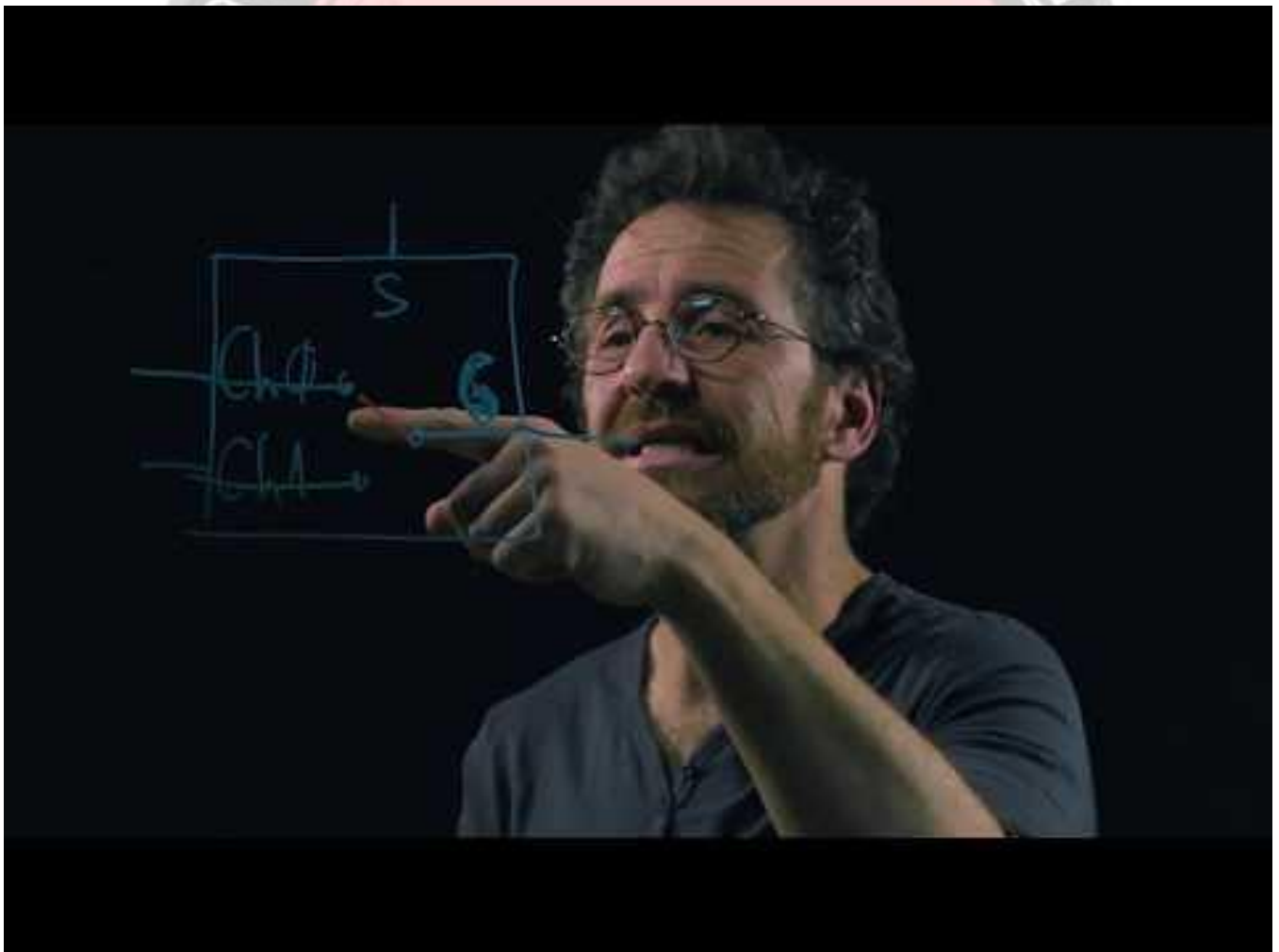
Clase 19

Funciones de la lógica combinacional

MULTIPLEXORES

Objetivos

- Al finalizar esta clase, los alumnos serán capaces de:
 - Definir los multiplexores.
 - Identificar los tipos básicos de multiplexores.
 - Implementar multiplexores con puertas lógicas.
 - Aplicar multiplexores en el diseño de circuitos digitales.



Contenido

Introducción:

- ¿Qué son los multiplexores?
- Relación entre multiplexores y funciones de la lógica combinacional.

Tipos básicos de multiplexores:

- Multiplexores de 2 a 1: Seleccionan una de dos entradas y la transmiten a la salida.
- Multiplexores de 4 a 1: Seleccionan una de cuatro entradas y la transmiten a la salida.
- Multiplexores de N a 1: Seleccionan una de N entradas y la transmiten a la salida.

Implementación de multiplexores con puertas lógicas:

Los multiplexores se pueden implementar con puertas lógicas. La implementación específica de un multiplexor depende del tipo de multiplexor que se desee implementar.

Aplicaciones de los multiplexores:

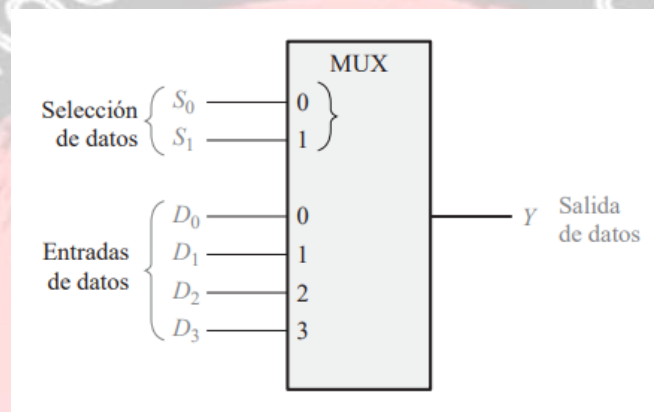
Los multiplexores se utilizan en una amplia variedad de aplicaciones, incluyendo:

- Control: Los multiplexores se utilizan para controlar el flujo de datos en los circuitos digitales.
- Conmutación: Los multiplexores se utilizan para conmutar señales entre diferentes dispositivos.
- Multiplexación: Los multiplexores se utilizan para transmitir múltiples señales a través de un solo canal de comunicación.

[Ver video 1](#)

Un multiplexor (MUX) es un dispositivo que permite dirigir la información digital procedente de diversas fuentes a una única línea para ser transmitida a través de dicha línea a un destino común. El multiplexor básico posee varias líneas de entrada de datos y una única línea de salida. También posee entradas de selección de datos, que permiten conmutar los datos digitales provenientes de cualquier entrada hacia la línea de salida. A los multiplexores también se les conoce como selectores de datos.

El símbolo lógico de un multiplexor (MUX) de cuatro entradas se muestra en la Figura siguiente. Observe que dispone de dos líneas de selección de datos, dado que con dos bits se puede seleccionar cualquiera de las cuatro líneas de entrada de datos.



En la Figura, un código binario de dos bits en las entradas de selección de datos (S) va a permitir que los datos de la entrada seleccionada pasen a la salida de datos. Si aplicamos un 0 binario ($S_1 = 0$ y $S_0 = 0$) a las líneas de selección de datos, los datos de la entrada D_0 aparecerán en la línea de datos de salida. Si aplicamos un 1 binario ($S_1 = 0$ y $S_0 = 1$), los datos de la entrada D_1 aparecerán en la salida de datos. Si se aplica un 2 binario ($S_1 = 1$ y $S_0 = 0$), obtendremos en la salida los datos de D_2 . Si aplicamos un 3 binario ($S_1 = 1$ y $S_0 = 1$), los datos de D_3 serán conmutados a la línea de salida. El resumen del funcionamiento se puede ver en la Tabla.

Entradas de selección de datos		Entrada seleccionada
S_1	S_0	
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

Ahora veamos la circuitería lógica necesaria para implementar esta operación de multiplexación. La salida de datos es igual al estado de la entrada de datos seleccionada. Por tanto, podemos deducir una expresión lógica para la salida en función de las entradas de datos y de las entradas de selección.

La salida de datos es igual a D_0 sólo si $S_1 = 0$ y $S_0 = 0$: $Y = D_0 \bar{S}_1 \bar{S}_0$.

La salida de datos es igual a D_1 sólo si $S_1 = 0$ y $S_0 = 1$: $Y = D_1 \bar{S}_1 S_0$.

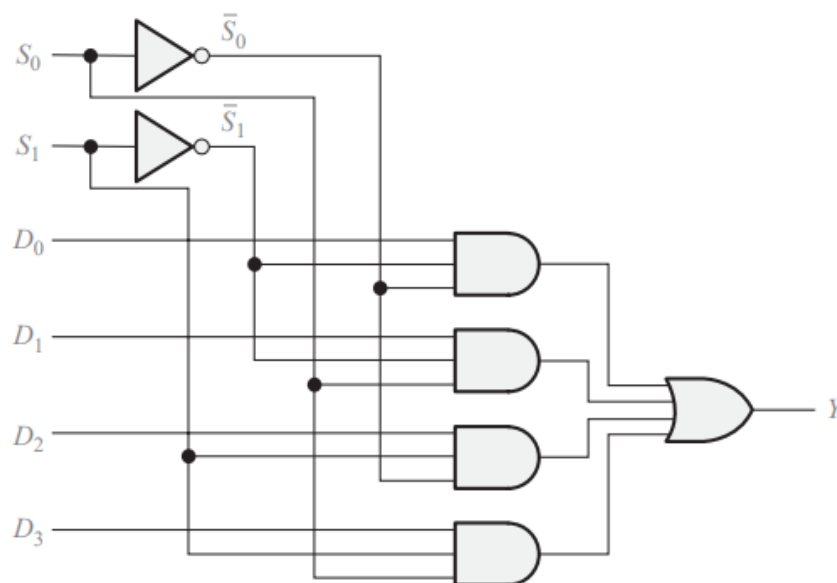
La salida de datos es igual a D_2 sólo si $S_1 = 1$ y $S_0 = 0$: $Y = D_2 S_1 \bar{S}_0$.

La salida de datos es igual a D_3 sólo si $S_1 = 1$ y $S_0 = 1$: $Y = D_3 S_1 S_0$.

Si se aplica la operación OR a estos términos, la expresión total para la salida de datos es:

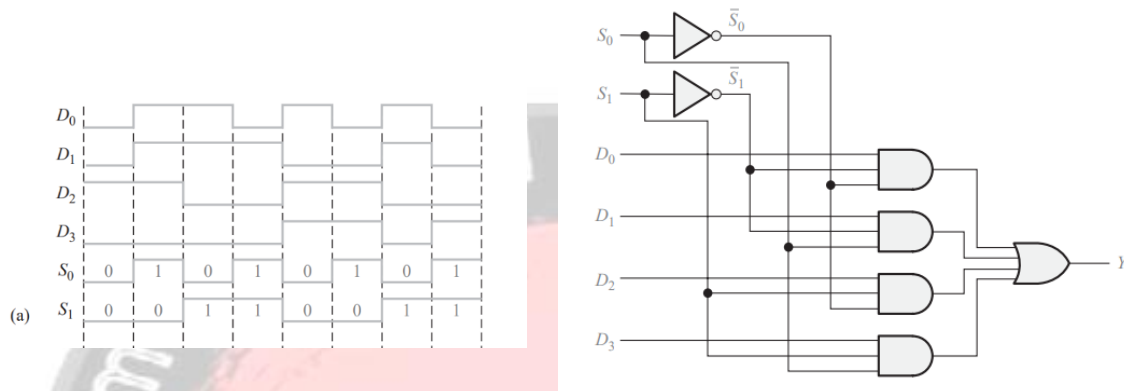
$$Y = D_0 \bar{S}_1 \bar{S}_0 + D_1 \bar{S}_1 S_0 + D_2 S_1 \bar{S}_0 + D_3 S_1 S_0$$

La implementación de esta ecuación requiere cuatro puertas AND de tres entradas, una puerta OR de cuatro entradas y dos inversores para generar los complementos de S_1 y S_0 , como se muestra en la Figura. Dado que los datos pueden ser seleccionados desde cualquier línea de entrada, se conoce también a este circuito con el nombre de selector de datos.



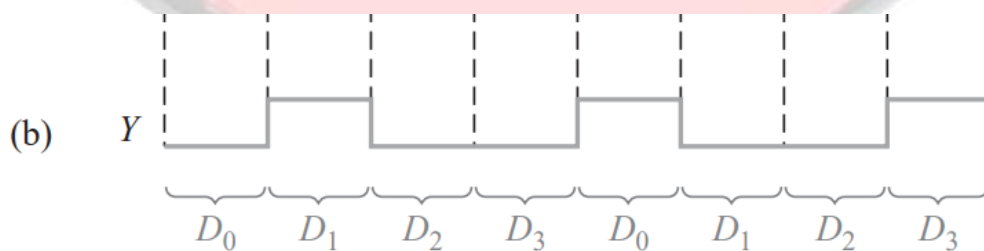
Ejemplos de aplicación de multiplexores:

Se aplican las formas de onda de la Figura (a) a la entrada de datos y a la entrada de selección del multiplexor de la Figura. Determinar la señal de salida en relación con las entradas.



El estado binario de las entradas de selección de datos durante cada intervalo determina cuál es la entrada de datos seleccionada. Observe que las entradas selección de datos siguen la secuencia binaria repetitiva 00, 01, 10, 11, 00, 01, 10, 11, etc.

La forma de onda de salida resultante se muestra en la Figura(b).



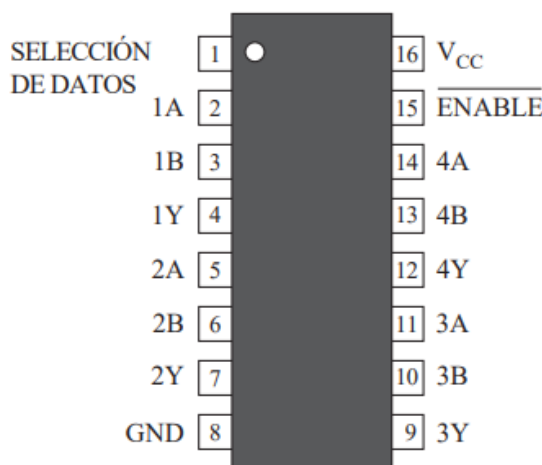
EL CUÁDRUPLE MULTIPLEXOR/SELECTOR DE DATOS DE 2 ENTRADAS 74HC157

El 74HC157, al igual que su versión LS, está formado por cuatro multiplexores de dos entradas. Cada uno de los cuatro multiplexores comparten una misma línea de selección de datos y una de habilitación (enable). Ya que sólo existen dos entradas de datos que puedan ser seleccionadas en cada multiplexor, es suficiente con tener una única entrada de selección.

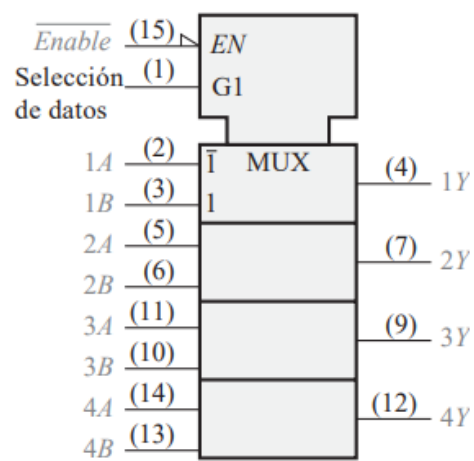
Un nivel BAJO en la entrada de habilitación (*Enable*) permite al dato de entrada seleccionado pasar a la salida. Un nivel ALTO en la entrada (*Enable*) evita que los datos pasen a la salida, es decir, inhabilita los multiplexores. Este dispositivo puede estar disponible en otras familias CMOS o TTL. Consulte el sitio web de Texas Instruments en www.ti.com

Símbolos lógicos ANSI/IEEE.

En la Figura (a) se muestra el diagrama de pines del 74HC157 y su símbolo lógico ANSI/IEEE en la Figura (b). Observe que los cuatro multiplexores se representan mediante divisiones del bloque y que las entradas comunes a los cuatro multiplexores se indican como entradas al bloque recortado de la parte superior, que recibe el nombre de bloque común de control.



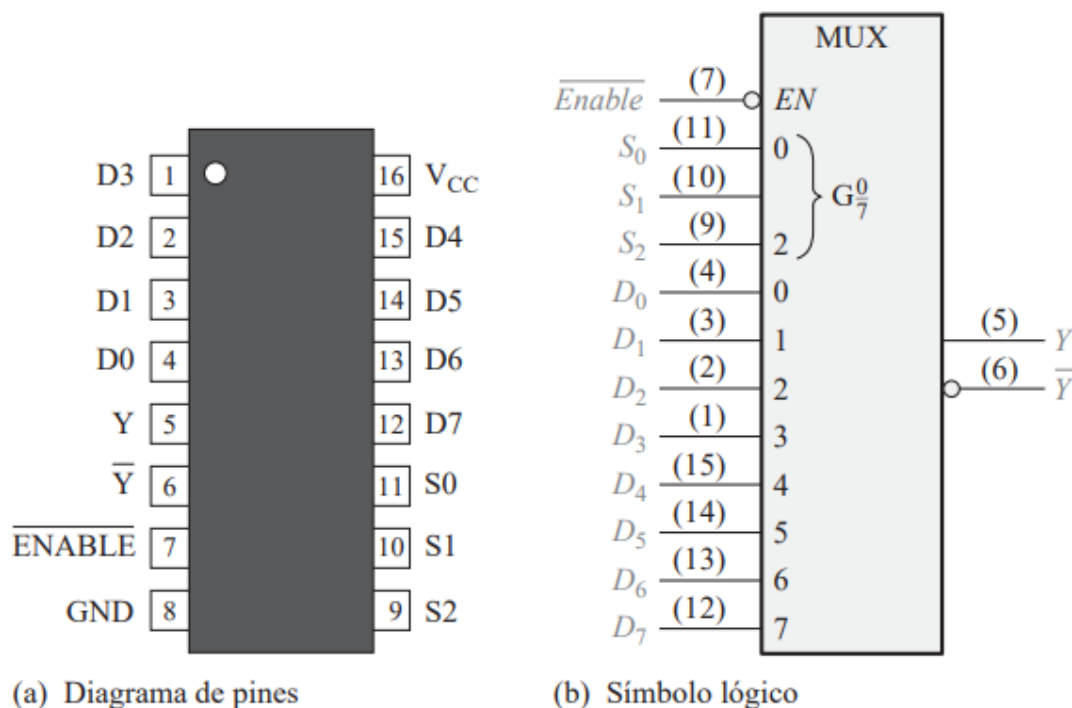
(a) Diagrama de pines



(b) Símbolo lógico

EL MULTIPLEXOR/SELECTOR DE DATOS DE 8 ENTRADAS 74LS151

El 74LS151 tiene ocho entradas de datos ($D_0 - D_7$) y, por tanto, tres líneas de entrada de dirección o de selección de datos ($S_0 - S_2$). Se necesitan tres bits para seleccionar cualquiera de las ocho entradas de datos ($2^3 = 8$). Un nivel BAJO en la entrada de habilitación (*Enable*) permite que los datos de entrada seleccionados pasen a la salida. Observe que se encuentran disponibles tanto la salida de datos como su complemento. En la Figura (a) se muestra el diagrama de pines y en la parte (b) el símbolo lógico ANSI/IEEE. En este caso no hay necesidad de tener un bloque de control común en el símbolo lógico, ya que sólo hay que controlar un único multiplexor, y no cuatro como en el 74HC157. La etiqueta dentro del símbolo lógico indica la relación AND entre las entradas de selección de datos y cada una de las entradas de datos, de la 0 a la 7. Este dispositivo puede estar disponible en otras familias CMOS o TTL. Consulte el sitio web de Texas Instruments en www.ti.com



[Ver video 2](#)

A continuación, se presentan algunos ejemplos de aplicación de multiplexores:

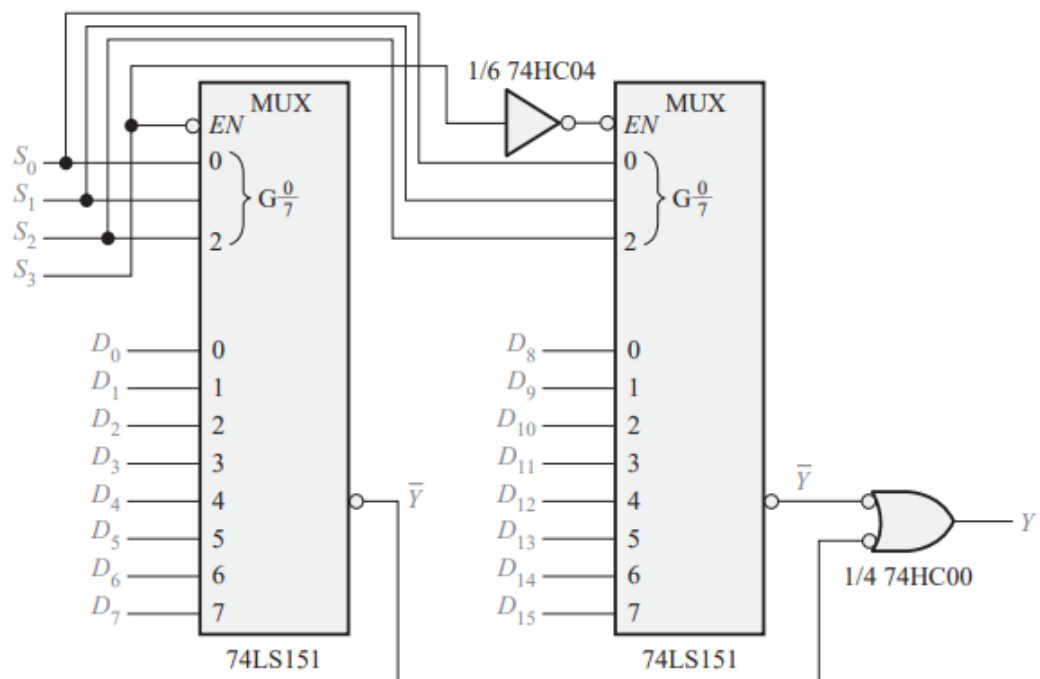
Utilizar multiplexores 74LS151 y cualquier otra lógica necesaria para multiplexar 16 líneas de datos en una única línea de salida de datos.

solución

En la Figura Siguiente se muestra una implementación de este sistema. Se necesitan cuatro bits para seleccionar cualquiera de las 16 líneas de entrada de datos ($2^4 = 16$). En esta aplicación, la entrada de habilitación (*Enable*) se utiliza como el bit más significativo de selección de datos.

Cuando el MSB del código de selección de datos está a nivel BAJO, se habilita el 74LS151 de la izquierda y se selecciona una de las entradas de datos (D_0 a la D_7) mediante los otros tres bits de selección de datos.

Cuando el MSB de selección de datos está a nivel ALTO, se habilita el 74LS151 de la derecha y se selecciona una de las entradas de datos (D_8 a la D_{15}). Los datos de entrada seleccionados pasan luego a través de la puerta negativa-OR y van a dar a la única línea de salida.



- Un multiplexor de 2 a 1 se puede utilizar para seleccionar entre dos fuentes de datos. Por ejemplo, un multiplexor de 2 a 1 se puede utilizar para seleccionar entre dos entradas analógicas y transmitir la salida a un convertidor analógico-digital.
- Un multiplexor de 4 a 1 se puede utilizar para seleccionar entre cuatro fuentes de datos. Por ejemplo, un multiplexor de 4 a 1 se puede utilizar para seleccionar entre cuatro entradas digitales y transmitir la salida a un microprocesador.
- Un multiplexor de 8 a 1 se puede utilizar para transmitir ocho señales a través de un solo canal de comunicación. Por ejemplo, un multiplexor de 8 a 1 se puede utilizar para transmitir ocho señales de voz a través de una línea telefónica.

Conclusión

Los multiplexores son componentes fundamentales de los sistemas digitales. Los multiplexores se utilizan en una amplia variedad de aplicaciones, incluyendo control, conmutación y multiplexación.

Practica

Practica

